

# Tecnologia VLSI - Uma Breve Introdução\*

S. W. Song

MAC 344 - Arquitetura de Computadores

---

\*baseado em parte em Mead and Conway - Introduction to VLSI Systems, Addison-Wesley

# Tecnologia VLSI

Tecnologia de microeletônica que integra uma grande quantidade de dispositivos eletrônicos (transistores) numa pastilha (chip).

- **SSI** (Small Scale of Integration)

**MSI** (Medium Scale of Integrations)

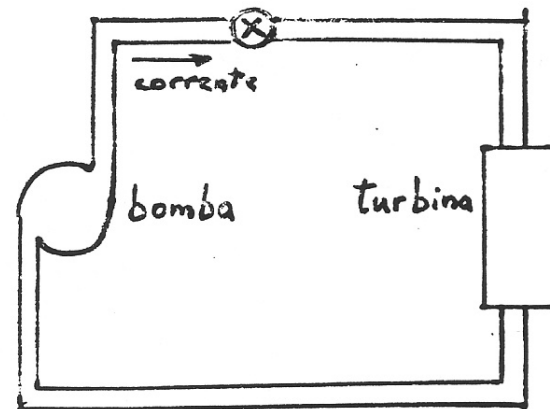
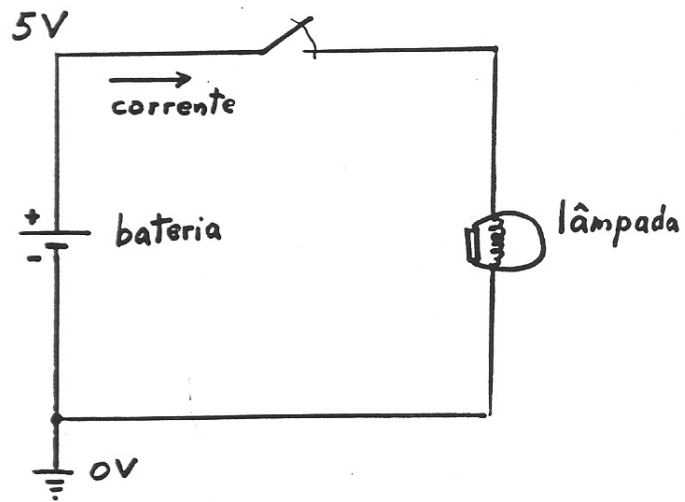
Integram de dezenas ou centenas a milhares de transistores.

- **LSI** (Large Scale of Integration)

**VLSI** (Very Large Scale of Integrations)

Integram mais de milhões de transistores.

# Analogia



carga elétrica

corrente elétrica

voltagem

bateria

resistor

capacitor

gota de água

corrente de água

pressão

bomba

turbina

tanque de água

# Transistor MOS

MOS = Metal Oxide Semiconductor

- Veremos o transistor MOS, que nada mais é uma chavinha minúscula (abre e fecha) feito de semicondutor (**Silício Si**).
- Mas antes, para motivar vocês, veremos o tamanho de um transistor e a sua evolução no tempo.
- Suponha que um chip, ao invés de conter um monte de dispositivos eletrônicos (**transistores**), contém regiões geográficas (**ruas, casas, prédios, praças**, etc).

# Tamanho de um Transistor MOS

Tamanho (largura) de um transistor:

1963    24  $\mu\text{m}$

1978    5  $\mu\text{m}$

1990    1  $\mu\text{m}$

2005    0,1  $\mu\text{m}$

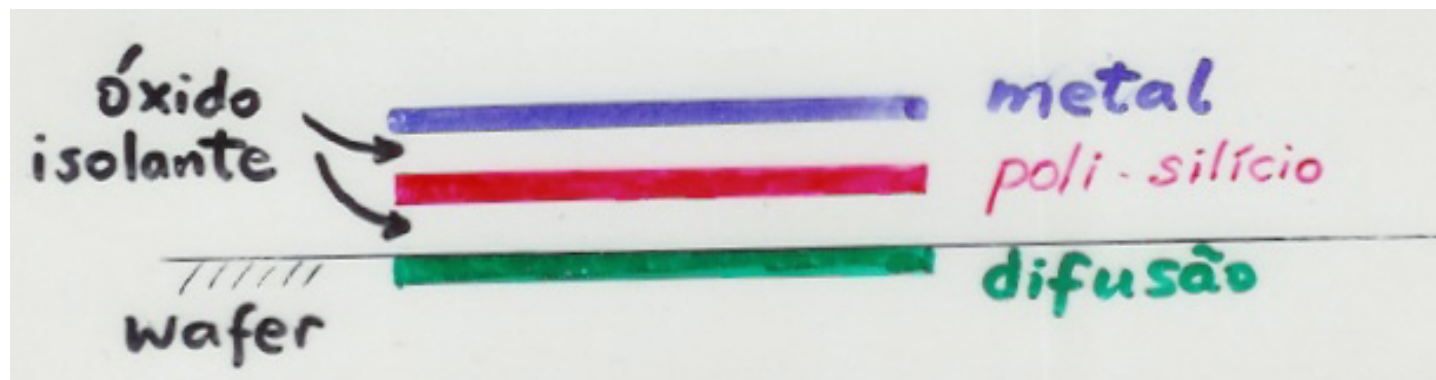
2017    0,01  $\mu\text{m}$

# Tecnologia MOS

As explicações são bem simplificadas (usando a NMOS) para facilitar o entendimento. CMOS é a tecnologia do momento.

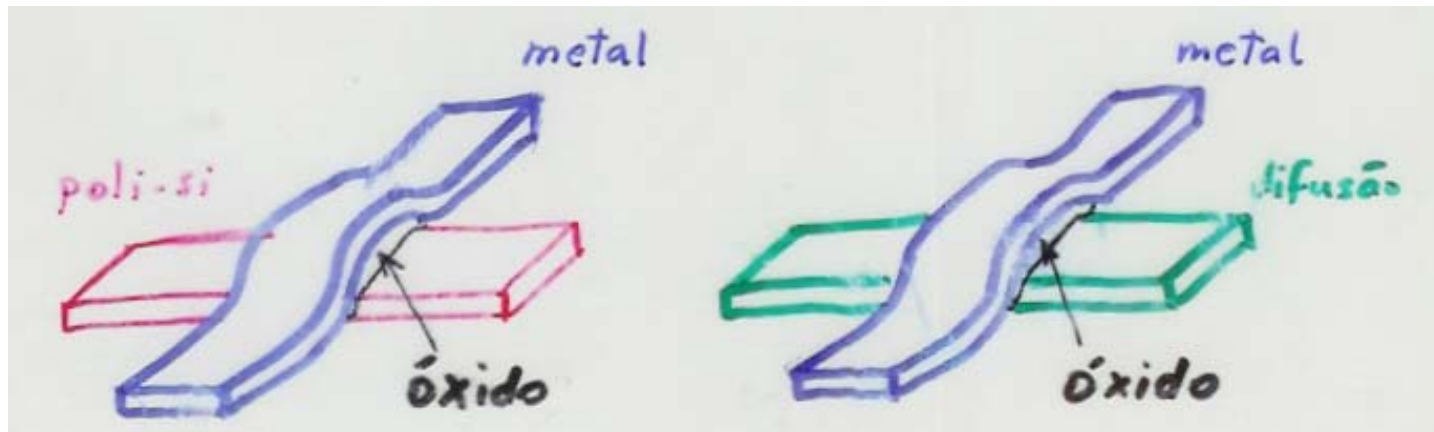
Num substrato de Silício (wafer de Si) são depositadas 3 camadas de material condutor: metal, polisilício, difusão.

As 3 camadas são separadas por óxido (isolante).



# Sobreposição de camadas

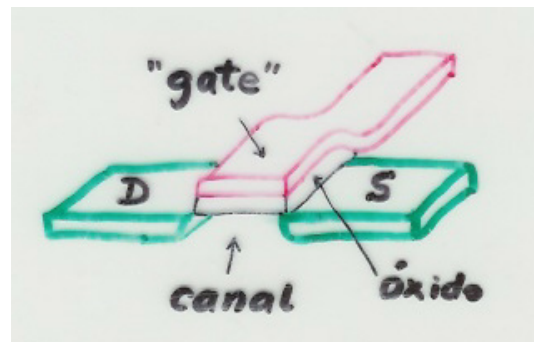
- Uma trilha de metal pode cruzar uma trilha de **polisilício** ou de **difusão** sem produzir efeito significativo.



# Sobreposição de camadas pode produzir um transistor

Se uma trilha de **polisilício** cruzar uma trilha de **difusão**, então aparece um transistor MOS.

Seja voltagem  $V_{DS} > 0$ . Seja  $V_{lim}$  uma pequena voltagem limiar, característica do material. Sem carga no *gate*: o circuito entre  $D$  e  $S$  está interrompido, logo não passa corrente. Com carga no *gate*: elétrons livres concentram-se na região do canal (pois carga positiva atrai carga negativa), então basta termos a voltagem entre o *gate*  $G$  e  $S$  maior que a voltagem limiar, ou seja  $V_{GS} > V_{lim}$ , para permitir a passagem de corrente de  $D$  para  $S$ , onde O transistor MOS atua como uma chave liga-desliga.





# Transistor MOS

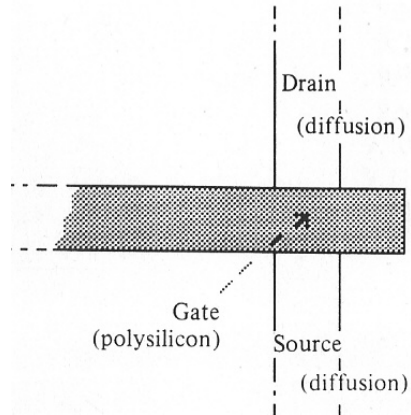


Fig. 1.1 MOS transistor, top view.

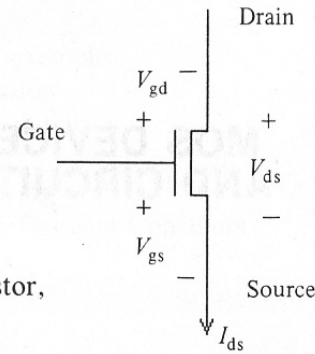
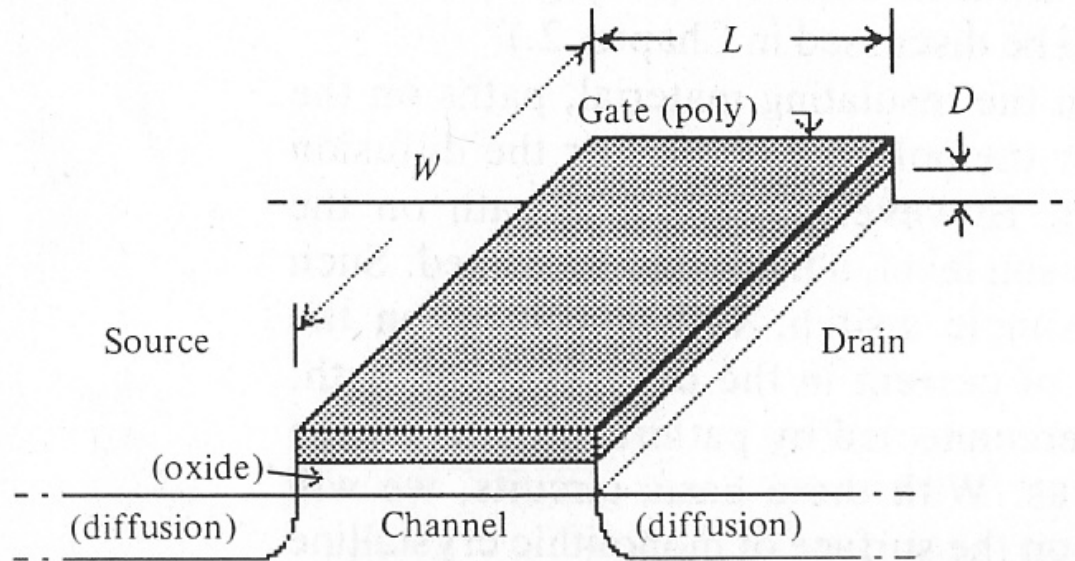
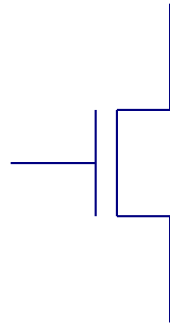


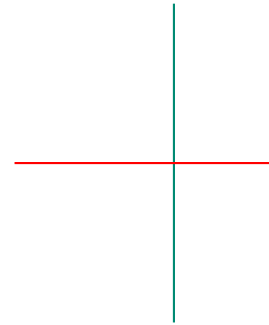
Fig. 1.2 MOS transistor symbol, subscripts in + to - direction sequence.



# Notação para transistor MOS



Notação sem cor



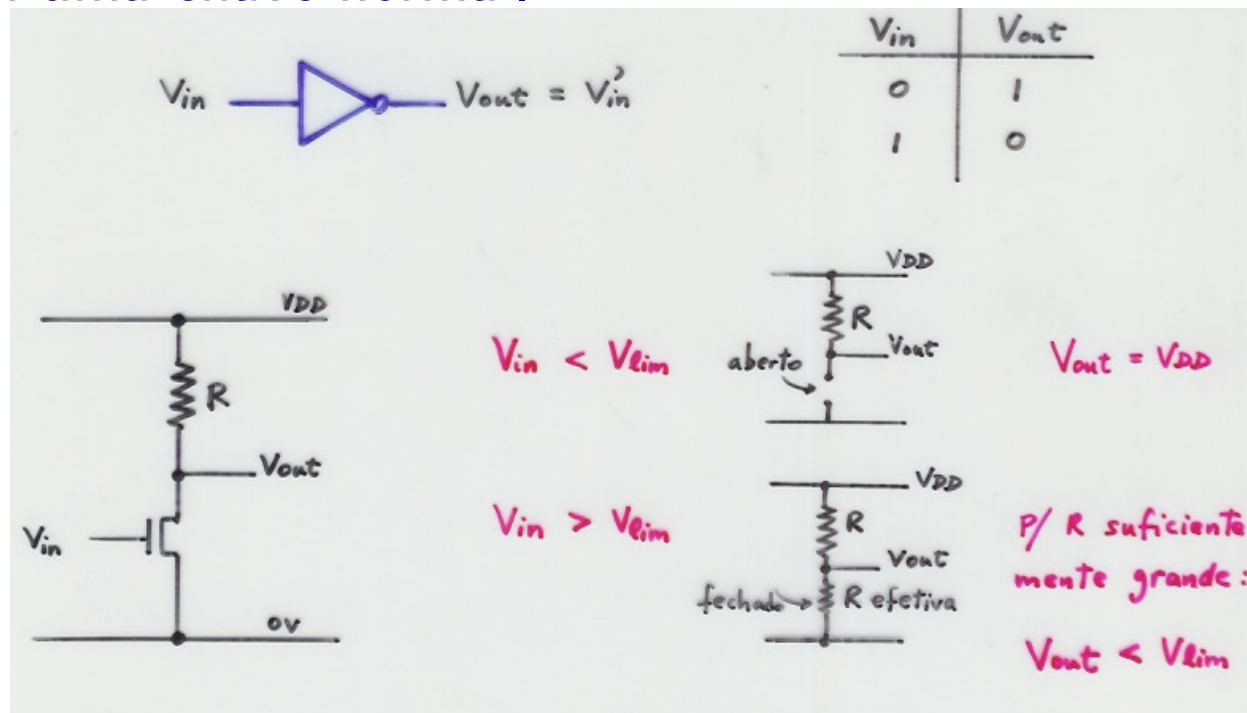
Notação colorida (palito)

# Transistor MOS pode atuar como capacitor, chave e resistor

- Vimos que um transistor MOS pode armazenar ou não carga elétrica, atuando assim como um capacitor.
- Pode atuar como chave liga-desliga controlando a passagem ou não de corrente.
- Esse tipo de transistor recebe também o nome de transistor de passagem.
- Usando transistores de passagem, podemos implementar por exemplo um circuito multiplexador ou seletor. (Mostrar na classe.)
- Mesmo quando o transistor MOS está conduzindo corrente, ele apresenta uma resistência. Então o transistor MOS pode também atuar como resistor. Veremos isso na construção da porta NÃO.

# Dois transistores produzindo uma porta NÃO

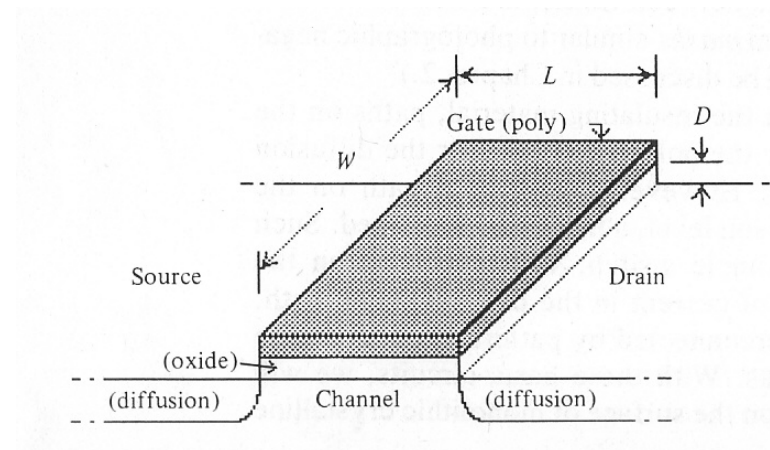
Na porta NÃO, há dois transistores (uma trilha de **polisilício** cruzando uma trilha de **difusão**). O transistor de cima (chamado transistor *pull-up pu*) foi fabricado para sempre permitir a passagem de corrente. O seu papel é funcionar como resistência. O transistor de baixo (chamado *pull-down pd*) funciona com uma chave normal.



# Transistor MOS atuando como resistor

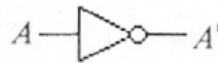
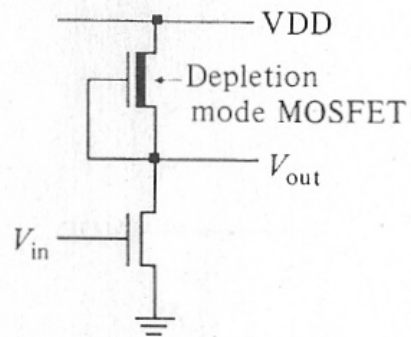
Um transistor em estado de condução (passando corrente) possui uma pequena resistência  $R$  cujo valor é diretamente proporcional ao comprimento  $L$  e inversamente proporcional à largura  $W$ .

$$R = \alpha \frac{L}{W}, \text{ onde } \alpha \text{ é uma constante.}$$



- O comprimento  $L$  é a medida na direção do fluxo da corrente
- A largura  $W$  é a medida ortogonal ao comprimento.

# Porta NÃO



$A$	$A'$
0	1
1	0

Fig. 1.7 The basic inverter circuit diagram, logic symbol, and logic function.

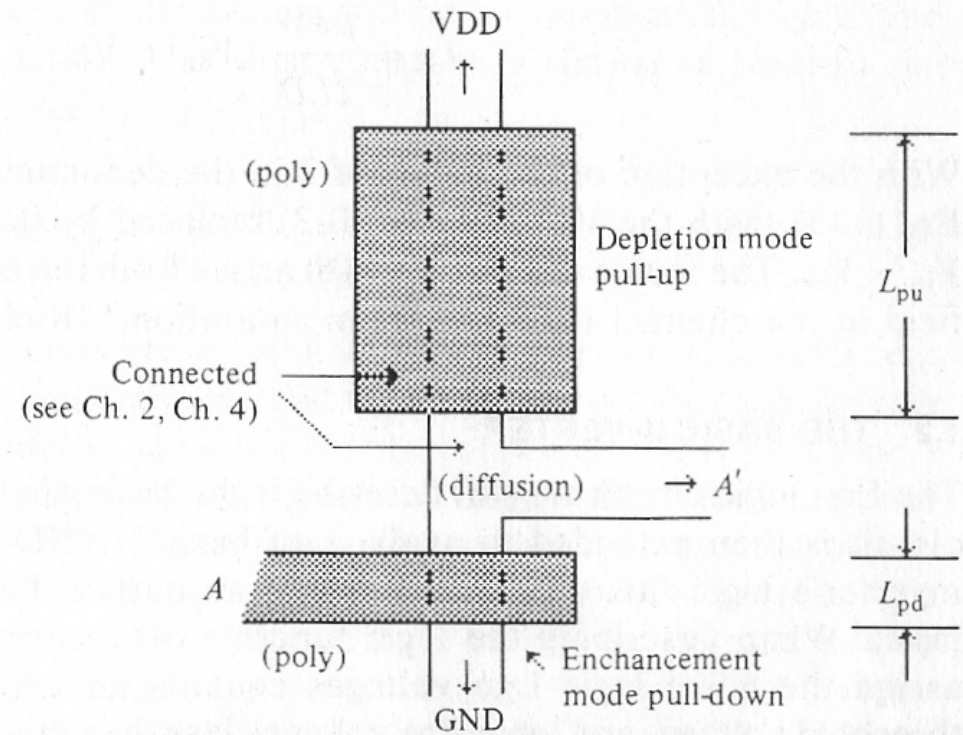


Fig. 1.8 Basic inverter layout.

# Porta NÃO - dimensões dos transistores

- Um transistor em estado de condução (passando corrente) possui uma pequena resistência  $R$  cujo valor é diretamente proporcional ao comprimento  $L$  e inversamente proporcional à largura  $W$ .

$$R = \alpha \frac{L}{W}, \text{ onde } \alpha \text{ é uma constante.}$$

- A resistência de condução do transistor  $pu$  deve ser 4 vezes a resistência de condução do transistor  $pd$ . Assim, devemos ter:

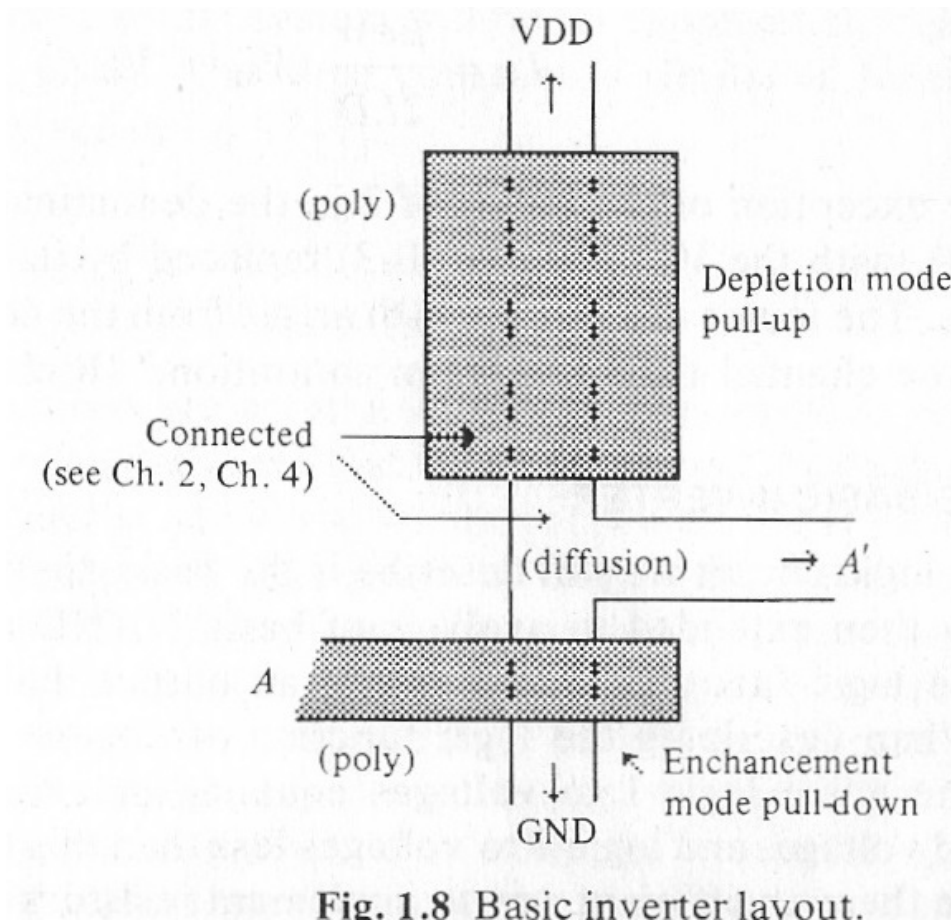
$$R_{pu} = 4R_{pd}$$

$$\frac{L_{pu}}{W_{pu}} = 4 \frac{L_{pd}}{W_{pd}}$$



# Como está o meu aprendizado?

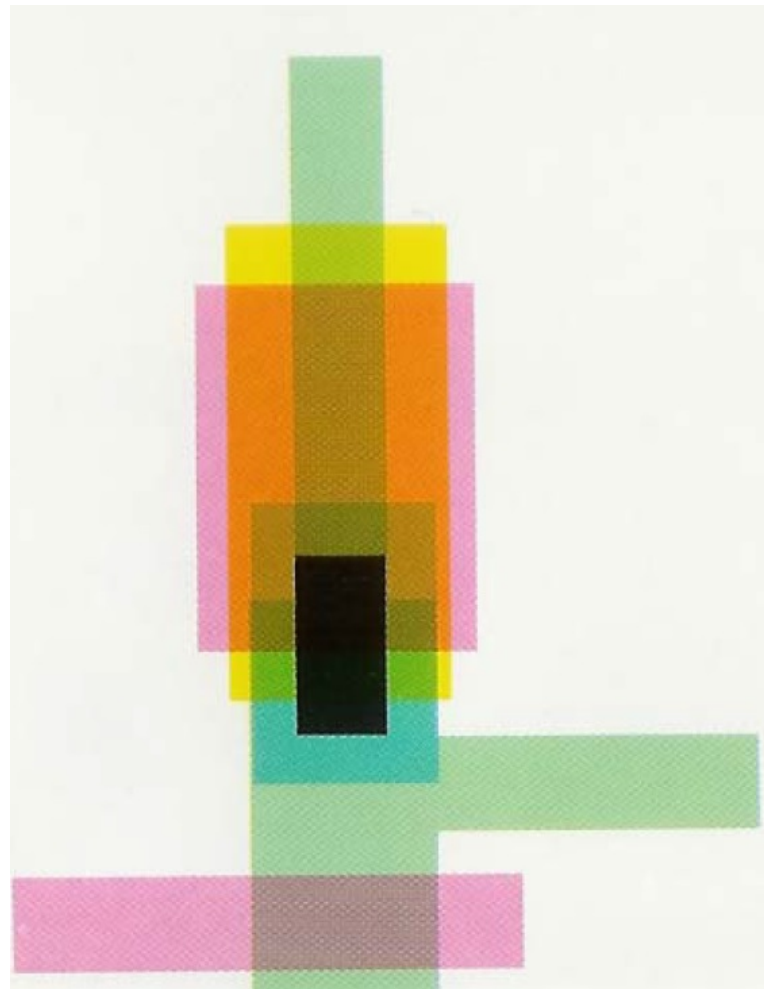
Identificar na figura abaixo as dimensões  $L_{pu}$ ,  $W_{pu}$ ,  $L_{pd}$ ,  $eW_{pd}$  e constatar a relação acima.



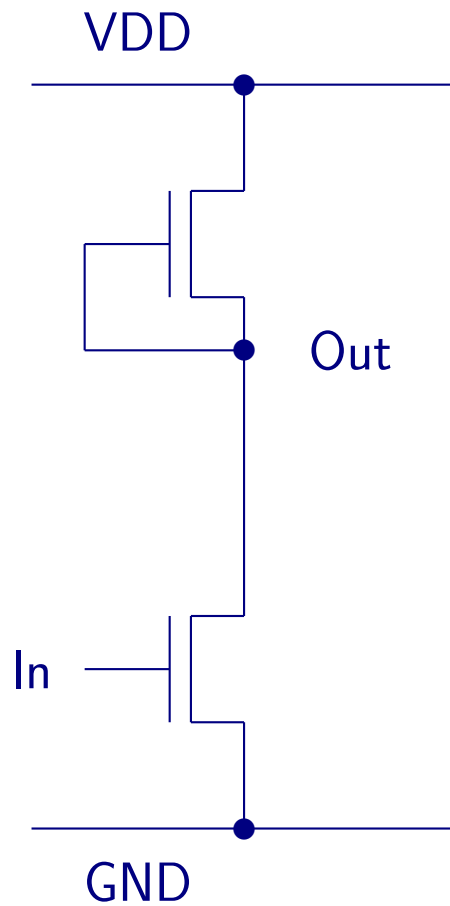


# Como está o meu aprendizado?

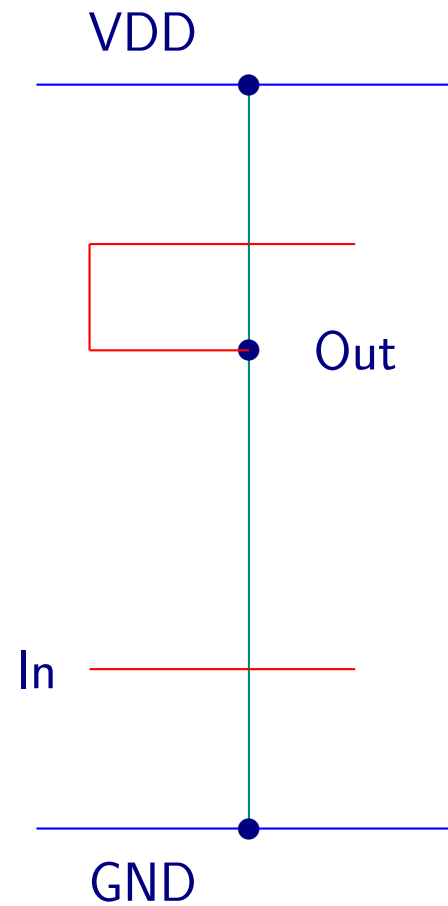
Identificar na figura abaixo as dimensões  $L_{pu}$ ,  $W_{pu}$ ,  $L_{pd}$ ,  $eW_{pd}$  e constatar a relação acima.



# Notação para porta NÃO



Notação sem cor



Notação colorida (palito)

# Porta NAND

Fig. 1.17 NAND gate, top view of layout.

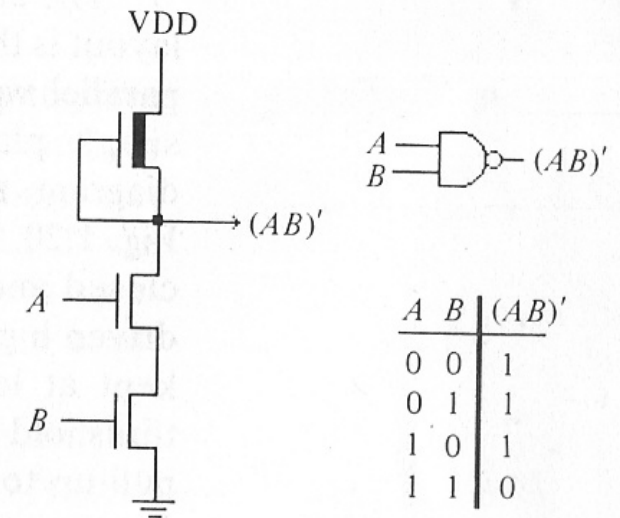
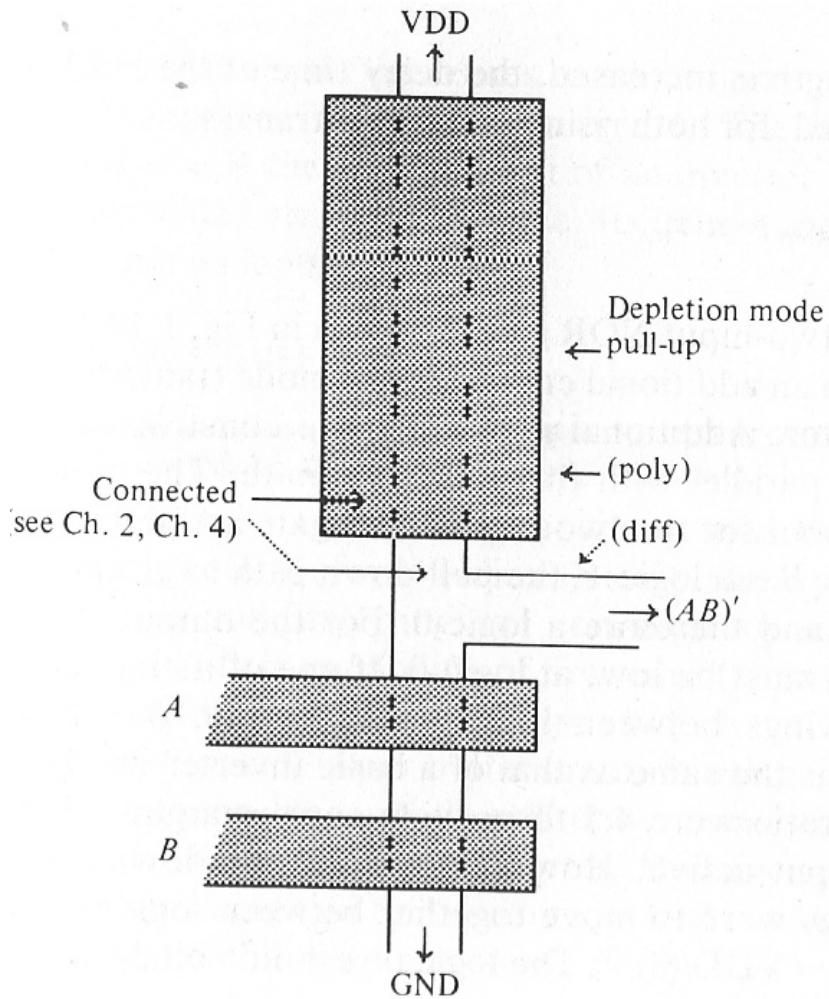
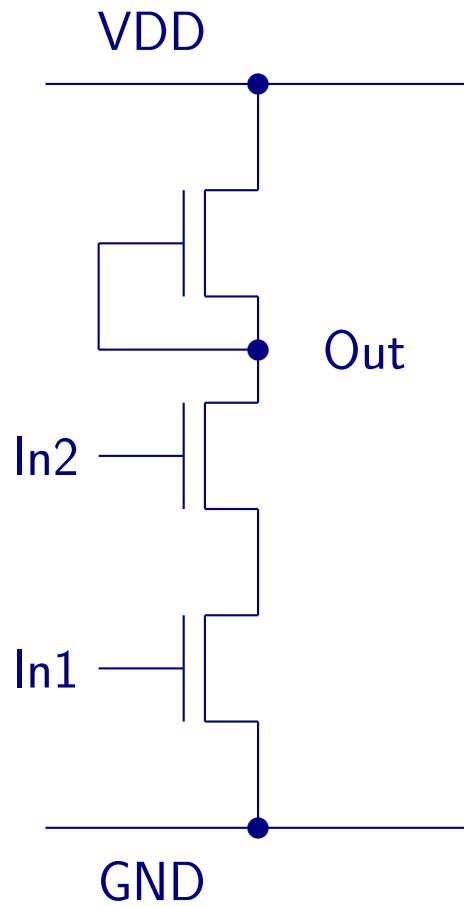
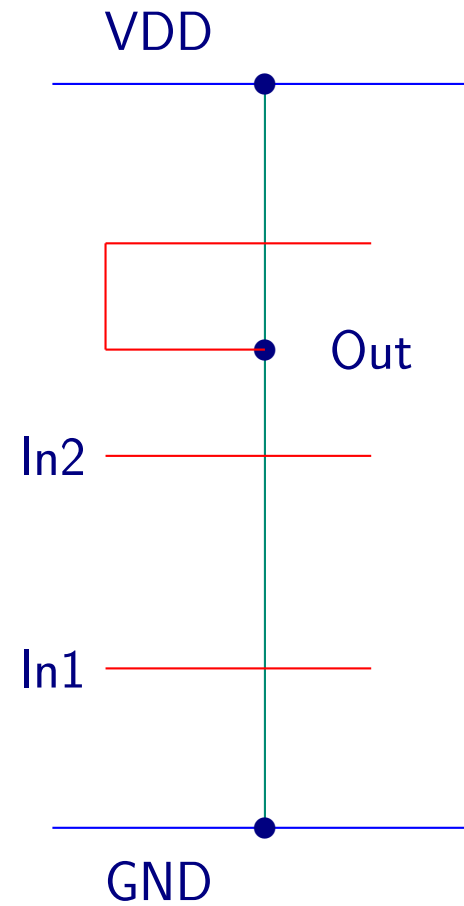


Fig. 1.18 NAND gate circuit diagram, logic symbol, and logic function.

# Notação para porta NAND



Notação sem cor



Notação colorida (palito)

# Porta NOR

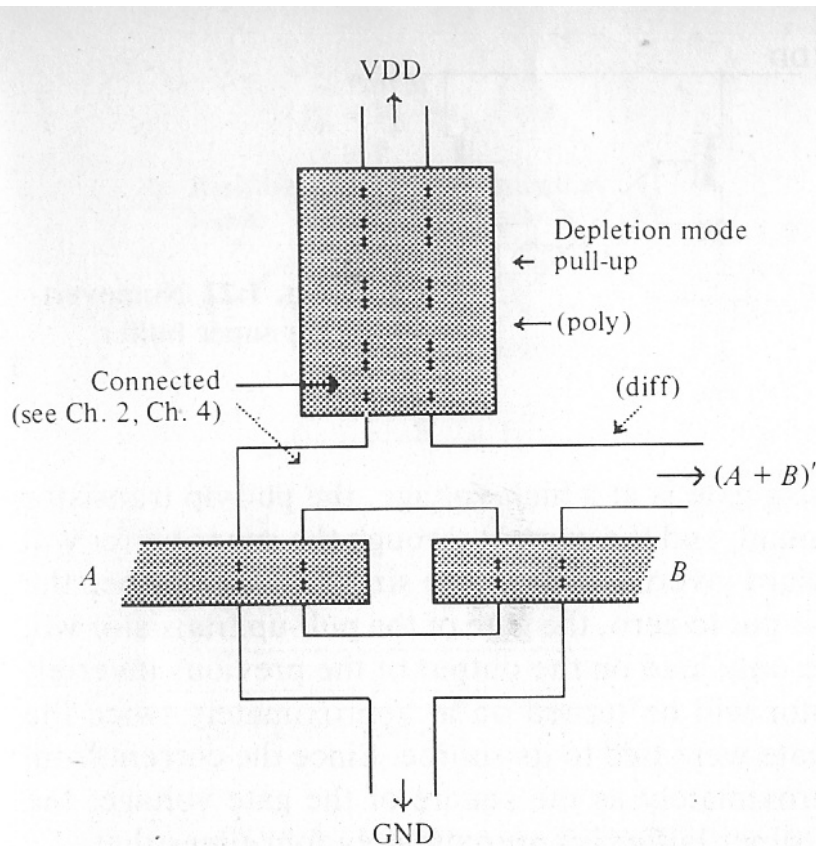


Fig. 1.19 NOR gate, top view of layout.

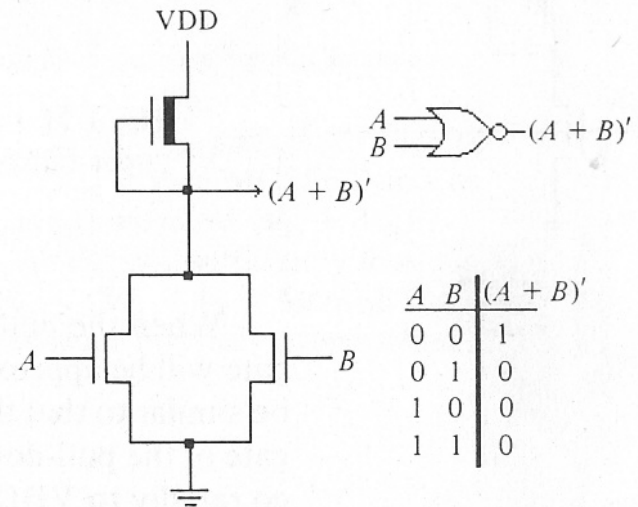


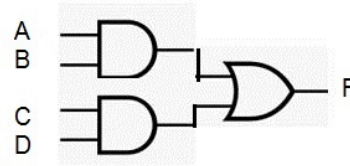
Fig. 1.20 NOR gate circuit diagram, logic symbol, and logic function.

- A notação sem usar cor ou usando cor (palito) para a porta NOR é análoga à da porta NAND.
- Voce pode apresentar essa notação?

# Lógica booleana usando porta NAND

Exemplo: considere a equação lógica expressa na forma normal disjuntiva ou disjunção de cláusulas conjuntivas (uma soma de produtos).

$$F = (A \wedge B) \vee (C \wedge D)$$

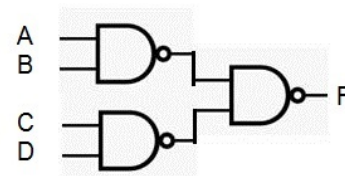


Vamos negar duas vezes o lado direito (que não altera nada):

$$F = \overline{\overline{(A \wedge B) \vee (C \wedge D)}}$$

Aplicamos Lei de Morgan:

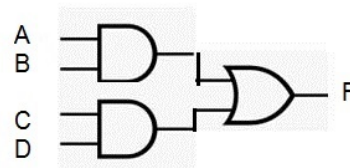
$$F = \overline{\overline{(A \wedge B)} \wedge \overline{(C \wedge D)}}$$



# Lógica booleana usando porta NOR

Exemplo: considere de novo a equação lógica:

$$F = (A \wedge B) \vee (C \wedge D)$$



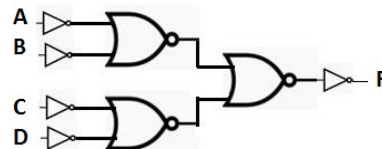
Vamos negar duas vezes o lado direito (que não altera nada):

$$F = \overline{\overline{(A \wedge B) \vee (C \wedge D)}}$$

Aplicamos Lei de Morgan:

$$F = \overline{\overline{(A \wedge B) \wedge (\overline{C \wedge D})}} = \overline{(\overline{A \vee B}) \wedge (\overline{C \vee D})} = \overline{(\overline{A \vee B})} \vee \overline{(\overline{C \vee D})}$$

$$\text{Portanto } \overline{F} = \overline{(\overline{A \vee B}) \vee (\overline{C \vee D})}$$



# Como foi o meu aprendizado?

- Um transistor MOS tem comprimento  $L$  e largura  $W$ .
  - Sua resistência em estado de condução é nula?
  - No caso negativa, essa resistência
    - \* é diretamente proporcional a  $L$  ou  $W$ ?
    - \* é inversamente proporcional a  $L$  ou  $W$ ?
- Quero produzir uma porta NAND com duas entradas. Qual o número total de transistores devo usar?
- Idem para uma porta NOR com duas entradas. Qual o número total de transistores devo usar?
- Para refletir:
  - Acabamos de ver como produzir portas NÃO, NAND e NOR usando transistores MOS.
  - Qualquer lógica booleana pode ser implementada com essas portas.
  - O número de transistores em uma pastilha vem aumentando ao longo do tempo, de forma exponencial.
  - Ah! Entendi agora a razão do avanço fantástico da área.